

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-074068

(43)Date of publication of application : 18.03.1997

(51)Int.Cl.

H01L 21/22
H01L 21/265
H01L 29/786
H01L 21/336

(21)Application number : 07-230209

(22)Date of filing : 07.09.1995

(71)Applicant : HITACHI LTD

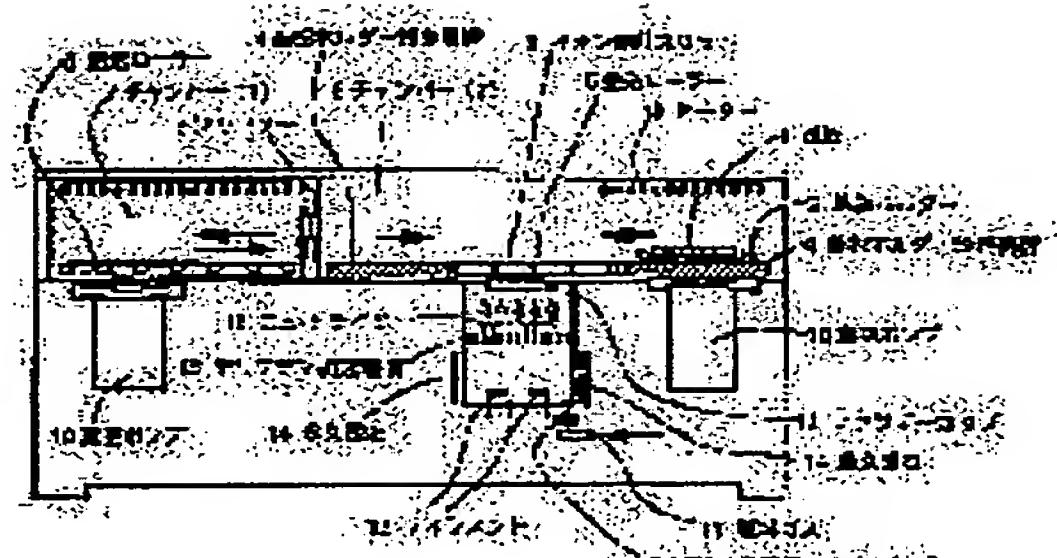
(72)Inventor : NAGAI SHOICHI
MIMURA AKIO
SUGA HIROSHI
IKUTA ISAO
MINEMURA TETSUO
NAGAE KEIJI

(54) MANUFACTURE OF THIN FILM SEMICONDUCTOR ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To improve mass-productivity by raising the equality of impurity doping.

SOLUTION: A thin film semiconductor element is manufactured by carrying a thin film semiconductor element board 1 on the ion beam application slit 3 having the long side larger than the long side of a thin film semiconductor element board and doping the silicon film of the thin film semiconductor element board with impurities by ion doping method. Ion doping is executed one or more times by selecting a favorable range where the ion current distribution is $\pm 10\%$ or under of the ion beam application slit, and carrying the thin film semiconductor element board into the range. The thin film semiconductor element board may be carried a plurality of times while being shifted by a fixed quantity at every carriage, or may be carried a plurality of times while being rotated by a fixed quantity at every carriage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-74068

(43)公開日 平成9年(1997)3月18日

(51)Int.Cl. ^o	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/22			H 01 L 21/22	E
21/265			21/265	F
29/786			29/78	616 L
21/336				

審査請求 未請求 請求項の数11 OL (全10頁)

(21)出願番号 特願平7-230209

(22)出願日 平成7年(1995)9月7日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 永井 正一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 三村 秋男

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 須賀 博

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 弁理士 武 順次郎

最終頁に続く

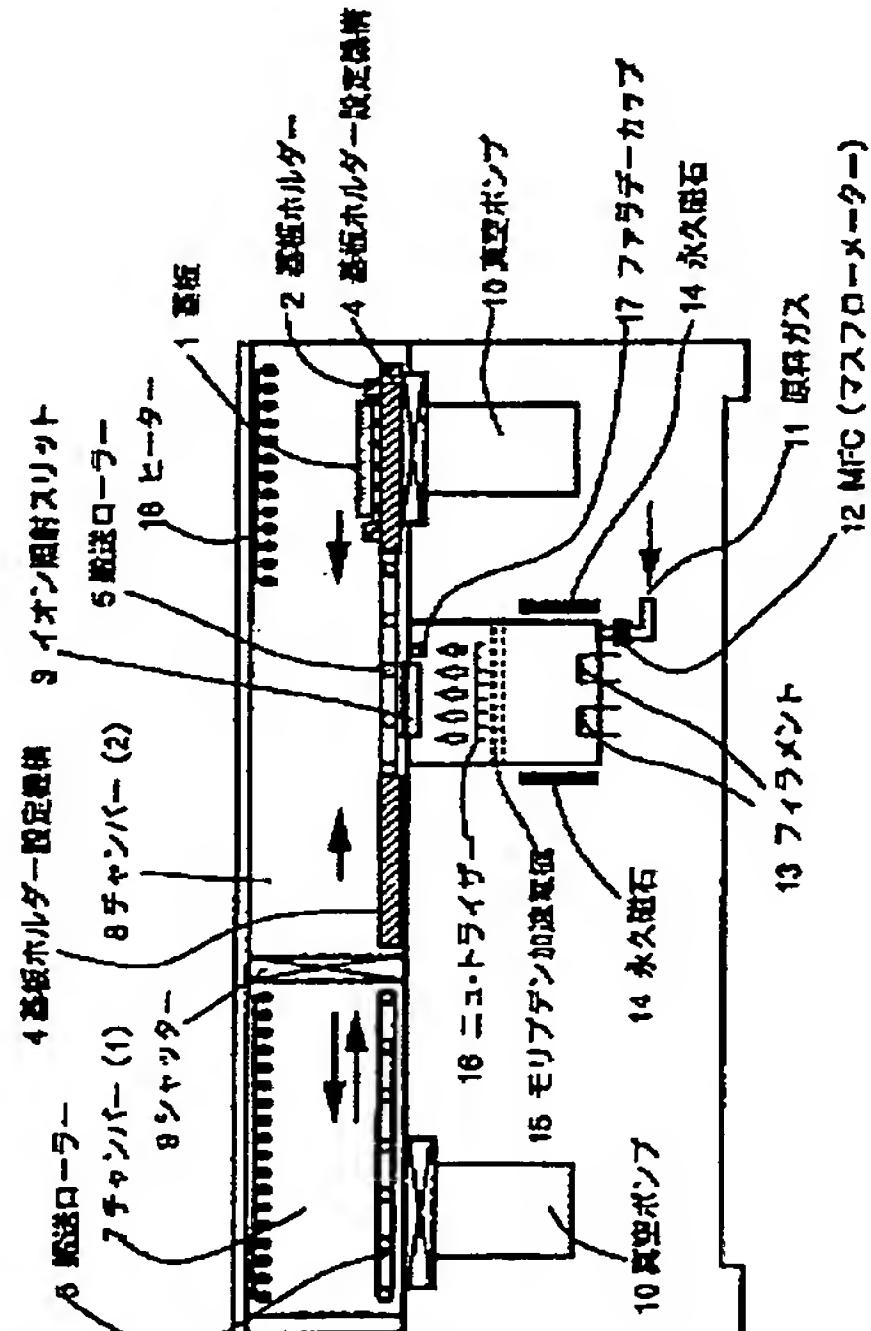
(54)【発明の名称】薄膜半導体素子の製造方法

(57)【要約】

【目的】不純物ドーピングの均一性の向上を図ることができ、量産性の良好なTFT等の薄膜半導体素子の製造方法。

【構成】薄膜半導体素子基板の長辺よりも大きい長辺寸法を有するイオンビーム照射スリット3上を薄膜半導体素子基板1を搬送して、イオンドーピング法により薄膜半導体素子基板のシリコン膜に不純物をドーピングして薄膜半導体素子を製造する。そして、前記イオンビーム照射スリットのイオン電流分布が±10%以内の良好な範囲を選択し、その範囲に薄膜半導体素子基板を搬送して、1回または複数回のイオンドーピング処理を実行する。薄膜半導体素子基板は、搬送毎に一定量移動させながら複数回搬送されてもよく、また、搬送毎に一定量回転させながら複数回搬送されてもよい。

【図1】



【特許請求の範囲】

【請求項1】 薄膜半導体素子基板の幅よりも大きい長辺寸法を有するイオンビーム照射スリット上を薄膜半導体素子基板を搬送して、イオンドーピング法により薄膜半導体素子基板に不純物をドーピングして形成する薄膜半導体素子の製造方法において、前記イオンビーム照射スリットのイオン電流分布の良好な範囲を選択し、その範囲に薄膜半導体素子基板を搬送して、1回または複数回のイオンドーピング処理を実行することを特徴とする薄膜半導体素子の製造方法。

【請求項2】 前記イオン電流分布の良好な範囲として、前記イオンビーム照射スリット内のイオン電流分布が±10%以内の範囲を選択することを特徴とする請求項1記載の薄膜半導体素子の製造方法。

【請求項3】 薄膜半導体素子基板の幅よりも大きい長辺寸法を有するイオンビーム照射スリット上を薄膜半導体素子基板を搬送して、イオンドーピング法により薄膜半導体素子基板に不純物をドーピングして形成する薄膜半導体素子の製造方法において、前記イオンビーム照射スリットのイオン電流分布の良好な範囲を選択し、その範囲に薄膜半導体素子基板を、搬送毎に一定量移動させながら複数回搬送して、複数回のイオンドーピング処理を実行することを特徴とする薄膜半導体素子の製造方法。

【請求項4】 薄膜半導体素子基板の幅よりも大きい長辺寸法を有するイオンビーム照射スリット上を薄膜半導体素子基板を搬送して、イオンドーピング法により薄膜半導体素子基板に不純物をドーピングして形成する薄膜半導体素子の製造方法において、前記イオンビーム照射スリットのイオン電流分布の良好な範囲を選択し、その範囲に薄膜半導体素子基板を、搬送毎に一定量回転させながら複数回搬送して、複数回のイオンドーピング処理を実行することを特徴とする薄膜半導体素子の製造方法。

【請求項5】 イオンビーム照射スリット上を薄膜半導体素子基板を搬送して、イオンドーピング法により薄膜半導体素子基板に不純物をドーピングして形成する薄膜半導体素子の製造方法において、前記イオンビーム照射スリットの薄膜半導体素子基板の搬送方向のスリット幅を、イオンビーム照射スリットのイオン電流分布に対応して、電流分布強度の大きな位置に対応する照射スリットの短軸距離を小さく、電流分布強度の小さな位置に対応する照射スリットの短軸距離を大きく設定して、薄膜半導体素子基板にイオンドーピング処理を実行することを特徴とする薄膜半導体素子の製造方法。

【請求項6】 前記照射スリットの短軸距離の設定は、イオンビーム照射スリットのイオン電流分布を測定して、コンピュータにより制御されて行われることを特徴とする請求項5記載の薄膜半導体素子の製造方法。

【請求項7】 前記イオンドーピング処理を、イオンビ

ーム照射スリットのイオン電流分布、薄膜半導体素子基板の搬送状況及びイオンビームの原料ガスの導入量をモニターし、搬送当りのドーピングイオン照射量を一定に保ちながら実行することを特徴とする請求項1ないし6のうち1記載の薄膜半導体素子の製造方法。

【請求項8】 前記搬送当りのドーピングイオン照射量を一定に保つ制御をコンピュータにより行うことを特徴とする請求項7記載の薄膜半導体素子の製造方法。

【請求項9】 前記シリコン膜へのドーピング不純物が、リンまたはボロンであることを特徴とする請求項1ないし8のうち1記載の薄膜半導体素子の製造方法。

【請求項10】 前記ドーピング不純物であるリンまたはボロンの原料として、PH₃またはB₂H₆ガスを、H₂またはHeガスにより希釈して使用することを特徴とする請求項9記載の薄膜半導体素子の製造方法。

【請求項11】 前記イオンドーピング処理は、薄膜半導体素子基板の搬送方向に設けられる1または複数のイオンビーム照射スリットと、それに対応するイオン源を備えたドーピング装置を使用して行われることを特徴とする請求項1ないし10のうち1記載の薄膜半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、薄膜半導体素子の製造方法に係り、特に、イオンドーピング法による高性能の薄膜半導体素子の製造方法に関する。

【0002】

【従来の技術】 イオンドーピング法によりn型及びp型の不純物をドーピングして薄膜半導体素子を製造する方法に関する従来技術として、特開平4-282549号公報等に記載された技術が知られている。

【0003】 この従来技術に使用されているイオンドーピング法は、Semiconductor World増刊号（平成6年10月発行、p119～125）に「'95最新液晶プロセス技術」として記載されているように、質量分離を行なわずに直接不純物イオンをドーピングする方法であり、不純物をプラズマでイオン化し、このイオンをS極、N極を交互に並べたラインカプス磁場を用いてチャンバ内に閉じ込めてことにより均一で大きなイオンビームを引き出すことが可能なものである（J. Vac. Sci. Technol. A7, 2784(1989)）。

【0004】 前述のイオンドーピング法は、従来のイオン打ち込みに比べると大面積領域に均一に不純物をドーピングすることができる（J. Electrochem. Soc. 137, 3522(1990)）。そして、S極、N極を交互に並べたラインカプス磁場を用いたバケット型イオン源による大面積基板への不純物ドーピングを行う技術が、例えば、第54回応用物理学会学術講演会、No.2, p677(1993,秋季)に記載されて知られている。

【0005】 しかし、前述した従来の方法は、大面積の

基板に薄膜半導体素子を形成して、不純物をドーピングする場合、大面積の基板に形成されている薄膜半導体素子に均一に不純物をドーピングすることが困難なものである。

【0006】

【発明が解決しようとする課題】最近、薄膜半導体素子、特に、TFT(Thin Film Transistor)を作製する場合、TFTの特性の向上を目的として、薄膜半導体素子を構成するシリコン膜へのn型及びp型の不純物のドーピングが行われている。

【0007】例えば、前述の特開平4-282549号公報に記載された従来技術は、S極、N極を交互に並べたラインカプス磁場を用いてビームを多角形に引き出すバケット型イオン源を用い、基板を任意の位置に設置してドーピングを行った後、基板を移動させて、未ドーピング部にビームを重ね合わせながらドーピング処理を行うというものである。この方法は、ビームの重ね合わせ部の不純物のドーピングに均一性が欠けるという問題点を有している。

【0008】また、前述したSemiconductor World増刊号(平成6年10月)に記載のドーピング法は、基板を固定して基板を回転させながらドーピングを行うため、回転円周方向でのドーピングの均一性を得ることができるが、大面積基板の内外周部のドーピング組成制御が困難なものであり、また、基板を個々に固定し回転させてドーピングを行っているため、量産性を向上させることが困難であるという問題点を有している。

【0009】前述したように、従来技術による不純物のドーピング法は、ドーピングの均一性、量産性を向上させることができることが困難であるという問題点を有している。また、このような問題点を解決するための対応手段としての、前述した第54回応用物理学会学術講演会、No.2, p677に記載した技術は、大面積基板に対応するように、イオン源を大型化し、大面積の基板を水平に搬送させながらイオン源上に設けたスリットを介してオノビームを基板に照射することにより、薄膜半導体素子にドーピングを行うもので、量産性の向上には適するが、薄膜半導体素子を大面積基板上に形成するためには、不純物ドーピングの均一性が不安定になるという問題点を有している。

【0010】本発明の目的は、前述した従来技術の問題点を解決し、不純物ドーピングの均一性の向上を図ることができ、量産性の良好な薄膜半導体素子の製造方法、特に、大面積の基板に多数のTFT等を製造するために使用して好適な薄膜半導体素子の製造方法を提供することにある。

【0011】

【課題を解決するための手段】本発明によれば前記目的は、薄膜半導体素子基板の幅よりも大きい長辺寸法を有するイオンビーム照射スリット上を薄膜半導体素子基板

を搬送して、イオンドーピング法により薄膜半導体素子基板に不純物をドーピングして形成する薄膜半導体素子の製造方法において、前記イオンビーム照射スリットのイオン電流分布の良好な範囲を選択し、その範囲に薄膜半導体素子基板を搬送して、1回または複数回のイオンドーピング処理を実行することにより、また、前記イオン電流分布の良好な範囲として、前記イオンビーム照射スリット内のイオン電流分布が±10%以内の範囲を選択することにより達成される。

【0012】また、前記目的は、前記イオンビーム照射スリットのイオン電流分布の良好な範囲を選択し、その範囲に薄膜半導体素子基板を、搬送毎に一定量移動させながら複数回搬送して、また、薄膜半導体素子基板を、搬送毎に一定量回転させながら複数回搬送して、複数回のイオンドーピング処理を実行することにより達成される。

【0013】さらに、前記目的は、前記イオンビーム照射スリットの薄膜半導体素子基板の搬送方向のスリット幅を、イオンビーム照射スリットのイオン電流分布に対応して、電流分布強度の大きな位置に対応する照射スリットの短軸距離を小さく、電流分布強度の小さな位置に対応する照射スリットの短軸距離を大きく設定して、薄膜半導体素子基板にイオンドーピング処理を実行することにより、また、前記照射スリットの短軸距離の設定を、イオンビーム照射スリットのイオン電流分布を測定して、コンピュータにより制御することにより達成される。

【0014】また、前記目的は、前記イオンドーピング処理を、イオンビーム照射スリットのイオン電流分布、薄膜半導体素子基板の搬送状況及びイオンビームの原料ガスの導入量をモニターし、搬送当りのドーピングイオン照射量を一定に保つように、コンピュータ制御しながら実行することにより達成される。

【0015】

【作用】本発明による製造方法により、薄膜半導体素子を構成するシリコン膜に、均質に一括して不純物をイオンドーピングすることができるため、ドーピングの作業効率を向上させることができ、従来技術の場合に生じていたシリコン膜のシート抵抗のバラツキを防止してシリコン膜のシート抵抗を均質に低下させることができる。このシート抵抗を均質に低下させたシリコン膜により、大面積の基板に多数のTFTを作製した場合、均質で良好な電気的特性を有するTFTを作製することができる。

【0016】また、大面積のTFT基板を一括してイオンドーピングすることができるので、製造工程の短縮化を図ることができ、しかも、均質なイオンドーピングを行うことができるので、大面積の基板に多数のTFTを作製した場合の作製歩留まりを向上させることができる。

【0017】そして、このようにして作製されたTFTは、ドレイン電流のオン、オフ比が良好であり、電界効果移動度を大きなものとすることことができ、このTFTを用いて大面積の液晶ディスプレイを構成した場合、高精度で表示残像の少ない表示パネルを提供できる。

【0018】

【実施例】以下、本発明による薄膜半導体素子の製造方法の実施例を図面により詳細に説明する。

【0019】図1は本発明による方法により薄膜半導体素子に不純物をドーピングして薄膜半導体素子を製造するイオンドーピング装置の構成例を示す概略図、図2は本発明の第1の実施例による薄膜半導体素子の製造方法を説明する図である。図1、図2において、1は被処理基板、2は基板ホルダー、3はイオン照射スリット、4は基板ホルダー設定機構、5は基板搬送ローラー、7は第1チャンバー、8は第2チャンバー、9はシャッター、10は真空ポンプ、11は原料ガス、12はMFC（マスフローメーター）、13はフィラメント、14は永久磁石、15はモリブデン加速電極、16はニュートライザー、17はファラデーカップ、18はヒーターである。

【0020】まず、本発明の薄膜半導体素子を製する装置であるイオンドーピング装置の概要を図1を参照して説明する。

【0021】図示イオンドーピング装置は、予備室としての第1チャンバー7と、処理室としての第2チャンバー8と、これらのチャンバー7、8相互間を隔離するシャッター9と、チャンバー7、8を真空状態とする真空ポンプ10と、チャンバー7、8内で基板ホルダー2に支持された被処理基板1を搬送する搬送ローラー5と、チャンバー8内で基板ホルダー2の位置すなわち被処理基板1の位置を処理に最適な位置に設定する基板ホルダー設定機構4と、ドーピング効率の向上のため被処理基板1を加熱するヒーター18と、第2チャンバー8内の被処理基板1にイオンビームを照射するためのイオンビーム照射スリット（以下、イオン照射スリットという）3を有するイオン源とを備えて構成される。

【0022】そして、イオン源は、ドーピング原料ガス11をイオン化するためのもので、図示のように、フィラメント13、永久磁石14、モリブデン加速電極15及びニュートライザー16を備えて構成されている。また、イオン照射スリット3は、その長辺寸法が被処理基板1の搬送方向に直角な幅より大きく設定されている。

【0023】前述したような構成を有する装置による大面積の基板1への不純物のドーピングは、以下のように行われる。

【0024】まず、薄膜半導体素子基板である被処理基板1を基板ホルダー2に搭載し、予備室である第1チャンバー7に設置後、このチャンバー7内を真空ポンプ10を用いて所定の圧力に真空引きする。第1チャンバー

7の内部が所定の真空圧力に到達した後、シャッター9を開き、基板ホルダー2は、ドーピング処理室である第2チャンバー8に搬送ローラー5により搬送される。ドーピング処理室である第2チャンバー8への被処理基板1設置は、第2チャンバー8への空気（酸素）の侵入を防止して行う必要があるため、予備室としての第1チャンバー7とドーピング処理室としての第2チャンバー8とは、シャッター9により隔離されている。第2チャンバー8への空気（酸素）の侵入を防止する理由は、ドーピング原料ガス11が可燃または自燃性を有することによるものである。そして、このドーピング原料ガス11の発火または爆発を防止するために、ドーピング原料ガス11は、第2チャンバー8が所定の圧力に真空吸引された後に導入される。

【0025】一方、前述した構成を有するドーピング原料ガス11をイオン化するためのイオン源には、ドーピング原料ガス11がMFC（マスフローメーター）12を用いて導入される。そして、原料ガス11は、フィラメント13より派生した電子と、イオン源側壁へ印加される電圧とによりイオン源内で発生するプラズマによりイオン化される。この原料ガス11のドーピングイオンは、イオン源外壁に設置された永久磁石14によるカブス磁場により閉じ込められ、イオン源上部に設けられたモリブデン電極15により加速され、また、ドーピング効率を向上させるためにニュートライザー16より派生する電子で中和されて処理室であるチャンバー8内の被処理基板1に照射される。

【0026】被処理基板1へのドーピングは、図1に示すように、また、後述するように、イオン源上部に設置したイオン照射スリット3を通過したイオンにより行われる。すなわち、イオン照射スリット3介してイオンを照射させておき、被処理基板1へのイオン照射域を、被処理基板1を任意の定速度でイオン照射スリット3上を移動通過させることによりドーピングが行われる。被処理基板1への不純物イオンのドーピング量は、イオン源よりのイオン電流強度及び被処理基板1のイオン照射域での移動通過速度により定まる。そこで、本発明に使用する図1に示す装置は、被処理基板1を、基板ホルダー2及び基板ホルダー設定機構4により、設定域内の任意位置に搭載することができる機能を有しており、また、ドーピング効率を助長させるためにヒーター18が備えられている。

【0027】次に、前述したような構成を有するイオンドーピング装置を使用して薄膜半導体素子を製造する本発明の第1の実施例による薄膜半導体素子の製造方法を図2を参照して説明する。

【0028】図1により説明したイオンドーピング装置のイオン照射スリット3は、図2（b）に示すように、基板搬送方向に直角な方向を長手方向とするように設けられており、このイオン照射スリット3の長手方向のイ

オン電流分布の測定結果の一例が図2(a)に示されている。

【0029】図2(a)に示したイオン電流分布は、ドーピング原料ガスとして、HeガスまたはH₂ガスにより濃度1%に希釈したPH₃ガスを図1に示すイオン源に導入し、ドーピング処理室である第2チャンバー8の圧力を 1×10^{-4} Torrとし、イオン源の加速電圧を1kV、加速電流を200mA、減速電圧を-500V及びアーク電圧を100Vとした場合の、イオン照射スリット3の長手方向のイオン電流分布測定結果を示している。この図2(a)のイオン電流分布の測定結果から判るように、イオン照射スリット内のイオン電流分布は均一ではない。このイオン電流分布は、後述するようにイオン源が大きくなるほど不均一になる。

【0030】このイオン電流分布の不均一を生じる理由は、次のような理由による。すなわち、大面積の基板へのイオンドーピングを行う場合、作業効率の向上を勘案してすれば、一括ドーピングを施すことが必要であり、この場合、基板の大きさに対応させて、イオンを照射するためのイオン源を大きくする必要がある。イオン源を大きくするためには、イオン源の大きさに応じて、フィラメントを複数個用いる必要がある。これは、イオン源が大きくなると、単一のフィラメントのみでは、イオン源の性能を十分なものとすることができないからである。そして、イオン源を大きくする場合、複数個のフィラメントを使用することが余儀なくされ、このフィラメントを複数個用いることがイオン源のイオン電流分布を不均一にしている。

【0031】本発明は、前述したようなイオン照射スリットの長手方向に不均一なイオン電流分布を有するイオン源を用いて、大面積の被処理基板に均一に不純物をドーピングして半導体素子を製造する方法を提供するものであり、次に、図2(b)を参照して本発明の第1の実施例による方法を説明する。

【0032】図2(b)に示す本発明の第1の実施例による方法は、大面積の被処理基板1にイオンドーピングを施す場合、図2(a)に示したイオン照射スリット3の長手方向のイオン電流分布における均一イオン電流分布を持つ範囲を選定して、その範囲内に被処理基板1が搬送されるように、被処理基板1基板ホルダー設定機構4により基板を位置させ、イオン照射スリット3上を基板ホルダー設定機構4及び基板ホルダー2に搭載した被処理基板1を基板搬送ローラー5により移動させてイオンドーピングを施すものである。

【0033】前述において、イオン照射スリット3の長手方向のイオン電流分布の均一な範囲に被処理基板1とイオン照射スリット3の範囲を対応して設定するためには、イオン照射スリット3に、スリットの長手方向の幅を伸縮可能とする機構を設けるとよい。このスリットに伸縮機能を付与する機構としては、蛇腹方式等の伸縮機

能を付与する機構であればよい。

【0034】また、イオン照射スリット3上に被処理基板1を移動させてドーピングを行う処理は、1回でなく、被処理基板1を基板搬送ローラー5により往復せながら複数回行ってもよい。

【0035】なお、イオン照射スリット3からのイオン電流分布は、イオン照射スリット3の長手方向に沿って設けられる複数個のファラディカッピ17等を用いて測定することができる。また、イオン照射スリット3のイオン電流分布の均一な範囲におけるイオン電流分布は、できるだけ均一な分布が求められ、それにより、均質な被処理基板1に対する不純物のドーピングを行うことが可能であるが、イオン電流分布の変動範囲が±10%程度の範囲であれば、良好な薄膜半導体素子を製造することができることが確認された。

【0036】図3は本発明の第2の実施例による薄膜半導体素子の製造方法を説明する図である。

【0037】この本発明の第2の実施例による方法は、前述した本発明の第1の実施例において、イオン照射スリット3上に被処理基板1を移動させてドーピングを行う処理を、被処理基板1を基板搬送ローラー5により往復せながら複数回行う場合、あるいは、処理時の搬送方向を1つに定めて複数回行う場合に、図3に示すように、被処理基板1をイオン照射位置19からイオン照射位置23まで、イオン照射スリット3上の長手方向に、ドーピング処理毎に、任意の長さだけ移動させてイオンドーピングを施すものである。

【0038】この本発明の第2の実施例によれば、被処理基板1を任意の長さだけ移動させてイオンドーピングを複数回施すことになるためため、イオン照射スリット3上でのイオン電流分布の不均一な場合にも、被処理基板1に対する処理位置での加算されたイオン電流を平均化することができ、均質な不純物のドーピングを行うことができ、均質な薄膜半導体素子を製造することができる。

【0039】図4は前述した本発明の第1、第2の実施例の効果を説明する図であり、以下、これについて説明する。図4は本発明の第1、第2の実施例による方法により大面積基板シリコン膜にイオンドーピングを施して薄膜半導体素子を製造する場合のイオンドーピングによる基板シリコン膜のシート抵抗分布の測定結果を示している。

【0040】図4に示す例は、被処理基板1の幅がイオン照射スリット3の長手方向に350mm程度である被処理基板1を、イオン照射スリット3の長手方向の全幅が700mm程度とされたドーピング装置により、イオン照射スリット3の長手方向のイオン電流分布の均一な領域を使用して処理した結果である。図4において、横軸はイオン照射スリット3の長手方向に対応した基板1の設定位置であり、縦軸はシート抵抗を示す。また、24は

従来技術による方法で、大面積基板にイオンドーピングした場合の測定結果であり、25は前述した本発明の第1の実施例で、イオン源からのイオン電流分布が均一なイオン照射スリット3の領域に被処理基板1を設置した場合の測定結果である。

【0041】従来技術による方法及び本発明の第1の実施例による方法は、そのドーピングの条件を、原料ガス11として、Heガスで1%に希釈したPH₃ガスを用い、ドーピング処理室である第2チャンバ8での原料ガスの圧力が 1×10^{-4} Torrとなるようにし、イオン源の加速電圧を1kV、加速電流を200mA、減速電圧を-500V、アーク電圧を100Vとして、被処理基板1の搬送方向の幅100mmのイオン照射スリット3を用い、被処理基板1の搬送速度を70mm/minとして実施した。

【0042】また、26は前述した本発明の第2の実施例で説明したように、イオン照射スリット3上を被処理基板1を複数回搬送して複数回のドーピングを行い、各回のドーピング毎に、被処理基板1を任意の距離だけイオン照射スリット3の長手方向に移動させてイオンドーピングを行った場合の測定結果である。この場合のドーピングの条件は、従来技術による方法及び本発明の第1の実施例による方法の場合に対して原則的に同一条件としたが、イオンドーピングを複数回施すため、加速電流のみを100mAとした。

【0043】図4に示す結果から判るように、従来技術による方法に比較して、本発明の第1、第2の実施例による方法を使用するドーピングによって、基板シリコン膜のシート抵抗を著しく低減することができ、また、均質化することができる事が確認された。このように、基板シリコン膜のシート抵抗を低減することにより、後述するようにTFTの性能を著しく向上させることができる。

【0044】図5は本発明の第3の実施例による薄膜半導体素子の製造方法を説明する図である。

【0045】この本発明の第3の実施例による方法は、前述した本発明の第2の実施例において、イオン照射スリット3上に被処理基板1を複数回移動させてドーピングを行う処理を、各回のドーピング処理毎に、イオン照射スリット3上を通過する際の被処理基板1の搬送角度を、任意の角度だけ変化させて行うものである。

【0046】この本発明の第3の実施例によれば、被処理基板1を任意の角度だけ変化させてイオンドーピングを複数回施すことになるためため、イオン照射スリット3上でのイオン電流分布の不均一な場合にも、被処理基板1に対する処理位置での加算されたイオン電流を平均化することができ、均質な不純物のドーピングを行うことができ、均質な薄膜半導体素子を製造することができる。従って、この場合にも、後述するようにTFTの性能を著しく向上させることができる。

【0047】図6は本発明の第4の実施例による薄膜半導体素子の製造方法を説明する図である。

【0048】この本発明の第4の実施例による方法は、イオン照射スリット3の長手方向のイオン電流分布に従って、イオン照射スリット3の長手方向に直角方向の幅を変化させることにより、イオン電流分布が不均質な場合にも、大面積の被処理基板に均質なイオンドーピングを行うことを可能にしたものである。

【0049】いま、イオン照射スリット3の長手方向のイオン電流分布が図6(a)に示す測定例のような分布となっているものとする。この場合、本発明の第4の実施例は、イオン照射スリット3として、図6(b)に示すような形状のものを使用する。すなわち、本発明の第4の実施例は、イオン電流分布の不均一な分布に対応して、図6(b)に示すような形状を有するイオン照射スリットを使用することにより、被処理基板1の各搬送位置でのイオンドーピング量を均等にするものである。

【0050】被処理基板1へのイオンドーピング量は、ドーピングのイオン電流とイオンの照射時間とによって定まるため、被処理基板1をドーピングのために搬送する際、イオン電流の大きな位置では、イオン照射スリットの長手方向に直角な方向の幅をイオン電流の大きさに応じて狭くし、逆に、イオン電流の小さな位置に対応する照射スリットの幅を大きくすることにより、イオンドーピング量を均一にすることができる。すなわち、本発明の第4の実施例は、被処理基板1のイオンドーピングを行うイオン照射スリット3の長手方向の各位置でのイオン電流の大きさと照射スリットの幅との関係を、イオン電流の大きさに逆比例して照射スリット幅を定めている。

【0051】本発明の第4の実施例によれば、これにより、被処理基板1の各位置でイオンドーピング量の均等化を図ることができる。そして、この本発明の第4の実施例の場合、イオン照射スリット3の長手方向の幅を、被処理基板1の幅より大きくする必要がなく、被処理基板1の幅より僅かに大きく設定すればよく、ドーピング装置の全体幅を小さくして、装置を小型に構成することができる。

【0052】前述したイオン照射スリット3の形状は、イオン照射スリット3の長手方向のイオン電流の分布を予め測定し、その結果に基づいて決定して形成しておけばよい。また、処理開始前に、イオン照射スリット3の長手方向に沿って設けられている複数のファラデーカップ17により、イオン電流分布を測定し、このイオン電流の大きさに応じて照射スリットの幅をコンピュータ制御により可変に制御して定めるとよい。

【0053】また、本発明は、イオン照射スリットを可変可能な蛇腹機構として、イオン電流の大きさに応じて照射スリットの幅をコンピュータ制御すればより効果的である。具体的には、イオン照射スリットのスリット幅

11

を可変に制御するため、イオン照射スリット3のスリット枠の長手方向に直角な方向の一方の側を、図6(c)に示すように、イオンビームを遮蔽可能で移動制御される多数の棒状のアクチュエータ6により構成する。そして、処理開始前に、各回のドーピング処理の開始前に、あるいは、ドーピングの処理中に、イオン照射スリット3の長手方向に沿って設けられている複数のファラデーカップ17によりイオン電流分布を測定し、このイオン電流の大きさに応じてアクチュエータ6をコンピュータにより制御して、イオン電流の大きさに応じて照射スリットの幅を決定するようすればよい。

【0054】これにより、ドーピング処理中において、イオン源からのイオン電流分布に変動が生じた場合にも、常に、被処理基板1に対して均質なドーピングを行うことができ、また、前述した本発明の第1～第3の実施例の場合のように、イオン電流分布の良好な位置の選定を行う必要をなくすことができる。

【0055】本発明は、前述までに説明した本発明の各実施例において、被処理基板1各位置でのイオンドーピング量をモニター制御するようにすることができ、これにより、ドーピング装置の故障の際の製品の不良対策を行うことができる。すなわち、大面積の被処理基板1のイオンドーピング処理中に装置に故障が生じた際、それまでの処理による基板各位置でのイオンドーピング量を把握しているため、ドーピングの未処理部を追加処理することにより、製品の不良対策を行うことができる。

【0056】また、前述した本発明の実施例は、1個のイオン源と、1個のイオン照射スリットとを有するドーピング装置を使用するとして説明したが、本発明は、基板搬送方向に複数個のイオン源と、それに対応する複数個のイオン照射スリットとを有するドーピング装置を使用する場合にも適用することができ、これにより、量産性に適した高速な処理を行うことができる。また、1つのイオン源が故障となった場合にも、正常に処理を続けることができる。

【0057】次に、前述した本発明の各実施例による製造方法により作製された薄膜半導体素子の構成例について図面により説明する。

【0058】図7は大面積の基板にイオンドーピングを施して作製した薄膜半導体素子の構造を示す断面図、図8はその特性を説明する図である。図7において、24はドレイン、25はソース、26はゲート電極、27はゲート絶縁膜、28は層間絶縁膜、29はA1配線である。

【0059】図7に示す薄膜半導体素子は、絶縁性基板1'の上に多結晶シリコン、非結晶シリコン等のシリコン薄膜を形成後、ドレイン24及びソース25のパターン形成を行なった後、気相成長法等によりSiO₂によるゲート絶縁膜27を形成し、次に、ゲート電極26を多結晶シリコン膜により形成後、所定の形状にパターン形

12

成を行い、その後、本発明の方法により、ドレイン24、ソース25及びゲート電極26に不純物であるりん(P)をドーピングして形成したものである。

【0060】この場合のりんのドーピングは、原料ガスとして、Heガスで1%に希釈したPH₃ガスを用い、ドーピング処理室での原料ガスの圧力を 1×10^{-4} Torrとなるようにし、イオン源の加速電圧を5kV、加速電流を200mA、減速電圧を-500V、アーク電圧を100Vとして、イオン電流分布に対応したスリット幅のイオン照射スリットを用いて、基板の搬送速度を1000mm/minとして実施した。また、ドレイン24、ソース25及びゲート電極26は、ドーピング後エキシマレーザーを用いて活性化処理が施された。この場合の活性化処理は、レーザービーム径を8×8mmとして、175mJ/cm²の活性化エネルギーの条件で行った。さらに、SiO₂による層間絶縁膜28を形成後、ドレイン24、ソース25及びゲート電極26にコンタクト孔を開口し、アルミ等の薄膜配線を施してTFT薄膜トランジスタを作製した。

【0061】図8に示す特性は、前述したような本発明の方法により、大面積の基板にイオンドーピングを施して作製したTFT薄膜トランジスタの特性であり、横軸はゲート電圧、縦軸はドレイン電流であり、ドレイン電圧V_Dを1Vとして測定したものである。この図8において、曲線30は、従来技術によるドーピング法で作製したTFT薄膜トランジスタの特性を、曲線31は、本発明の方法で作製したTFTの特性を示している。

【0062】図8に示す結果から判るように、本発明の方法で作製したTFTは、OFF電流が従来技術によるドーピング方法を用いた場合に比較して小さくなっている。一方、ON電流が著しく増加している。この結果、ON電流とOFF電流との比すなわちON/OFF比が大幅に改善され、その特性が、従来技術を使用した場合に比較して大幅に改善された。このように、本発明のイオンドーピング法により作製したTFTは良好な特性を有するため、このTFTを液晶パネルに適用することにより高性能のフラットディスプレイパネルを作製することができる。

【0063】なお、前述で説明した本発明の各実施例は、リン(P)を不純物としてドーピングするとして説明したが、本発明は、ボロン(B)を不純物としてドーピングすることが可能であり、この場合、原料ガスとして、B₂H₆を用いる。

【0064】

【発明の効果】以上説明したように本発明によれば、大面積の基板にイオンドーピングを施して薄膜半導体素子を作製する場合に、大面積の基板シリコン膜への不純物ドーピングを均質に施すことができ、かつ、大面積の基板に一括して不純物をドーピングすることが可能となり、コストの低減を図ることができる。

13

【0065】また、本発明のイオンドーピング法によれば、被処理基板の各位置でのイオンドーピング量を、モニターしながらコンピュータ制御することができ、ドーピング装置の故障の際の製品の不良対策を実施することができるため、生産性を向上させることができる。

【0066】また、本発明によれば、作製した基板のシリコン膜のシート抵抗を均質に低下させることができ。これにより、本発明により作製したTFTは、キャリアの移動度が増加して、ON電流とOFF電流との比ON/OFF比が大幅に改善された特性を有するものとなる。さらに、このようにして作製されたTFTを液晶パネルに適用することにより、高性能のフラットディスプレイパネルを作製することができる。

【図面の簡単な説明】

【図1】本発明による方法により薄膜半導体素子に不純物をドーピングして薄膜半導体素子を製造するイオンドーピング装置の構成を示す概略図である。

【図2】本発明の第1の実施例による薄膜半導体素子の製造方法を説明する図である。

【図3】本発明の第2の実施例による薄膜半導体素子の製造方法を説明する図である。

【図4】本発明の第1、第2の実施例による方法の効果を説明する図である。

【図5】本発明の第3の実施例による薄膜半導体素子の製造方法を説明する図である。

【図6】本発明の第4の実施例による薄膜半導体素子の製造方法を説明する図である。

【図7】大面積の基板にイオンドーピングを施した作製

14

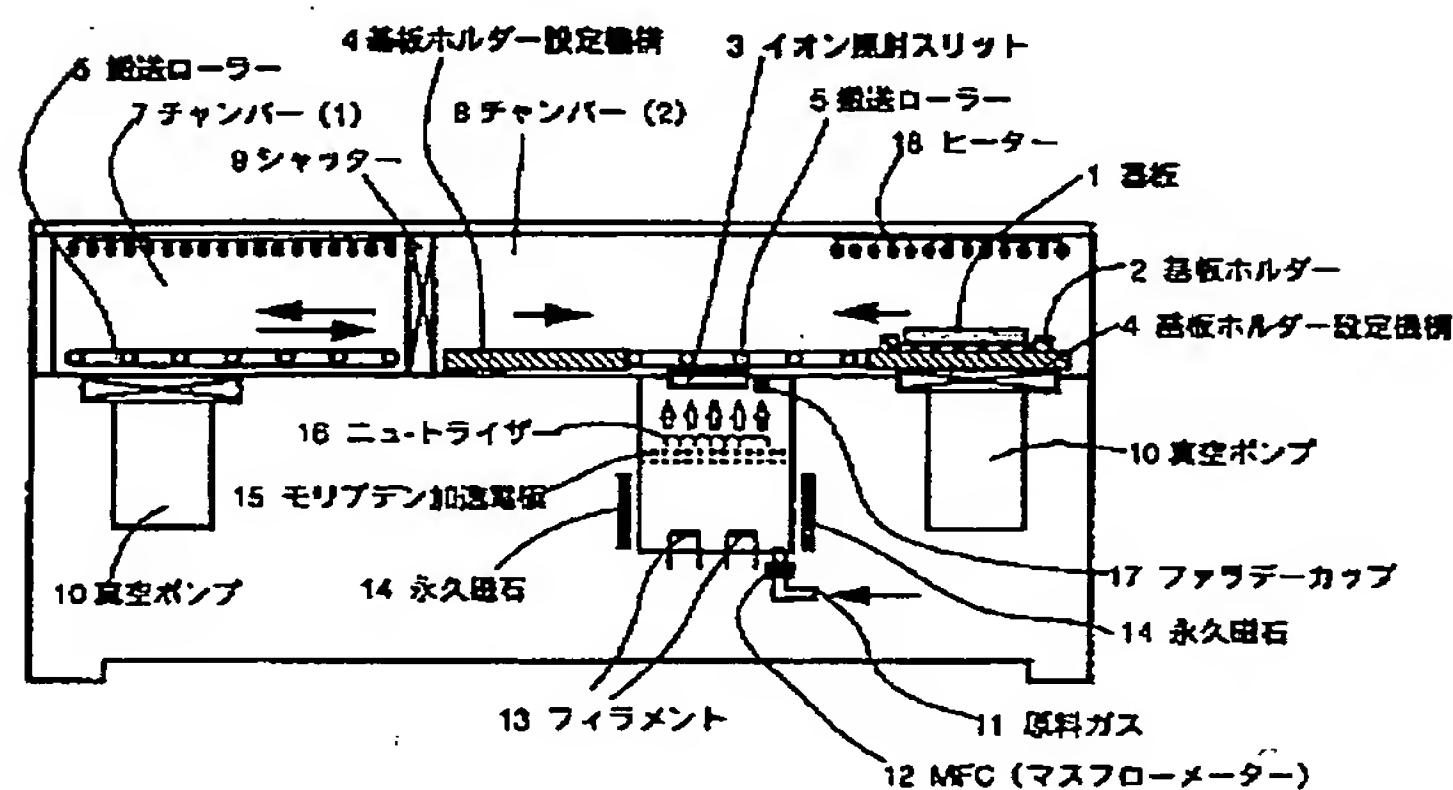
した薄膜半導体素子の構造を示す断面図である。

【図8】本発明により作製された薄膜半導体素子の特性を説明する図である。

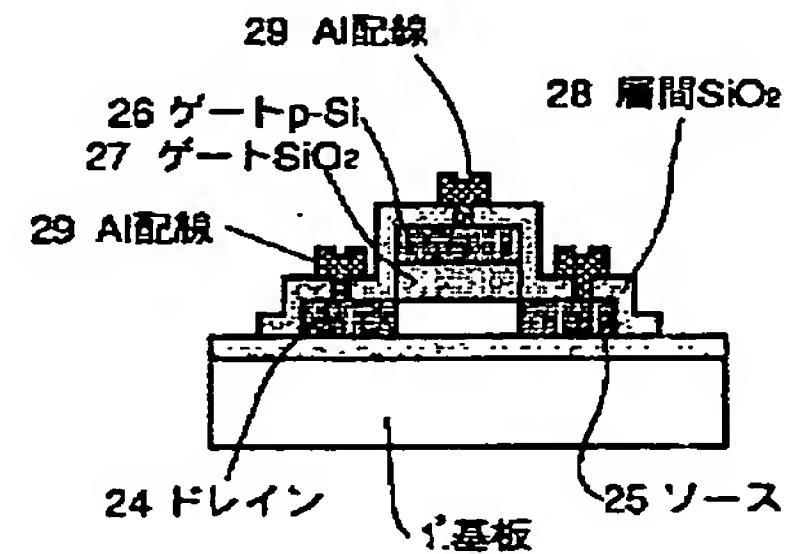
【符号の説明】

1	被処理基板
2	基板ホルダー
3	イオン照射スリット
4	基板ホルダー設定機構
5	搬送ローラー
6	チャンバー(1)
7	チャンバー(2)
8	シャッター
10	アクチュエータ
11	原料ガス
12	MFC(マスフローメーター)
13	フィラメント
14	永久磁石
15	モリブデン加速電極
16	ニュートライザー
17	ファラデーカップ
18	ヒーター
19～23	イオン照射位置
24	ドレイン
25	ソース
26	ゲート電極
27	ゲート絶縁膜
28	層間絶縁膜
29	A1配線

【図1】

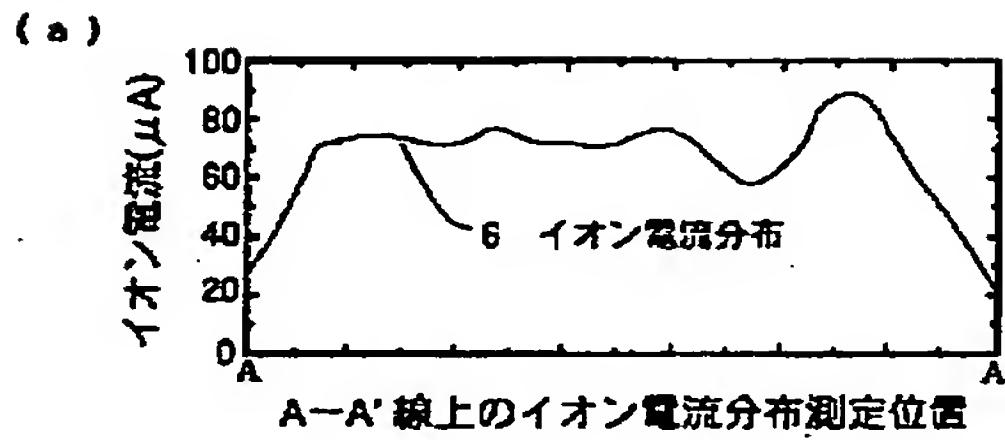


【図7】

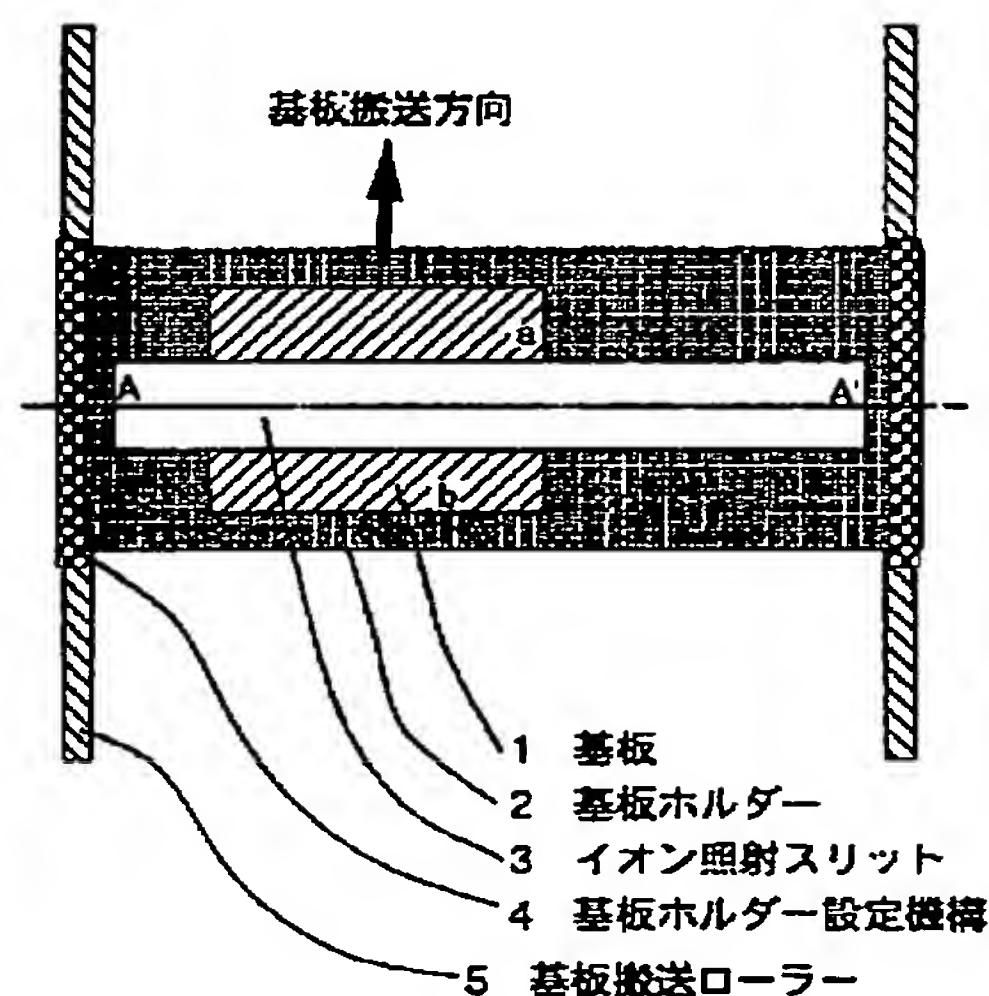


【図2】

【図2】

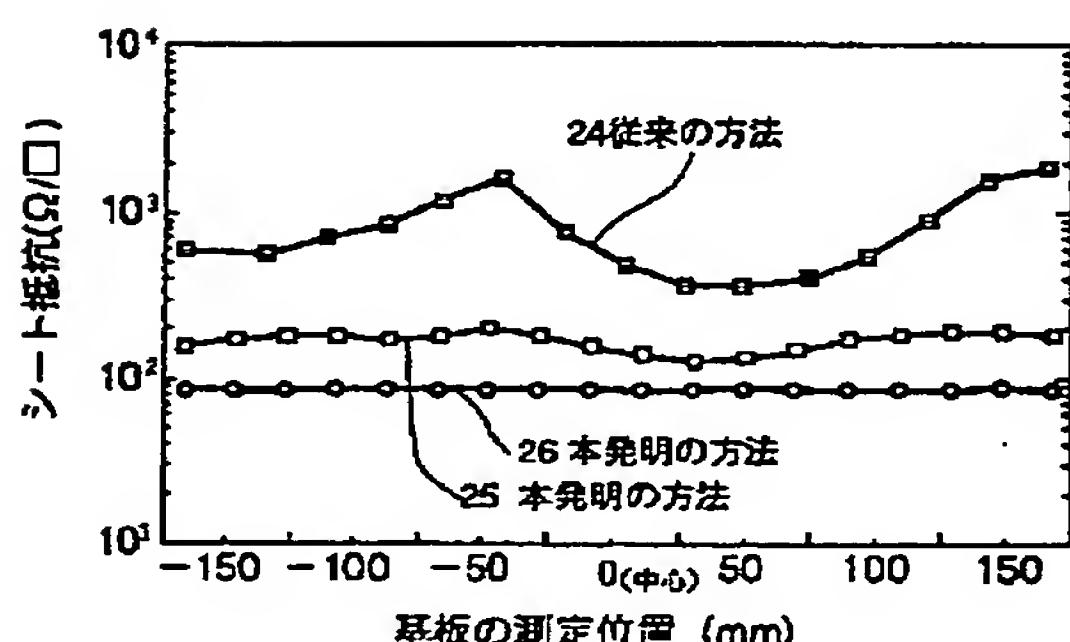


(b)



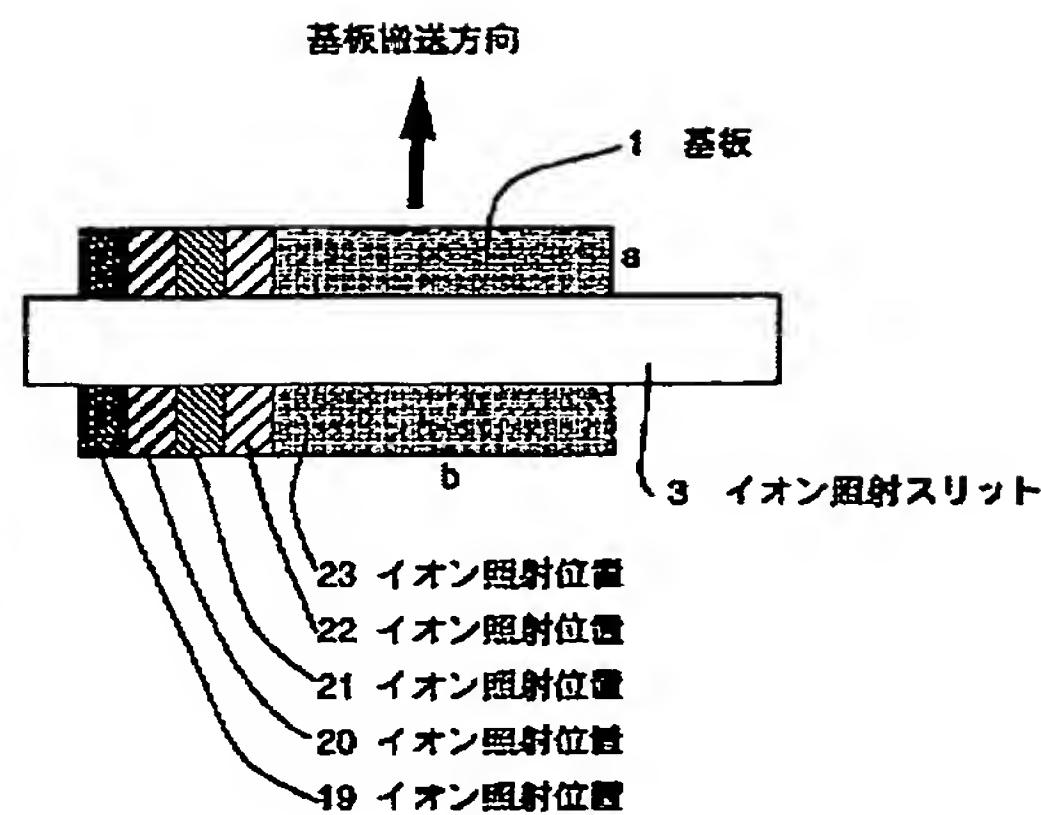
【図4】

【図4】



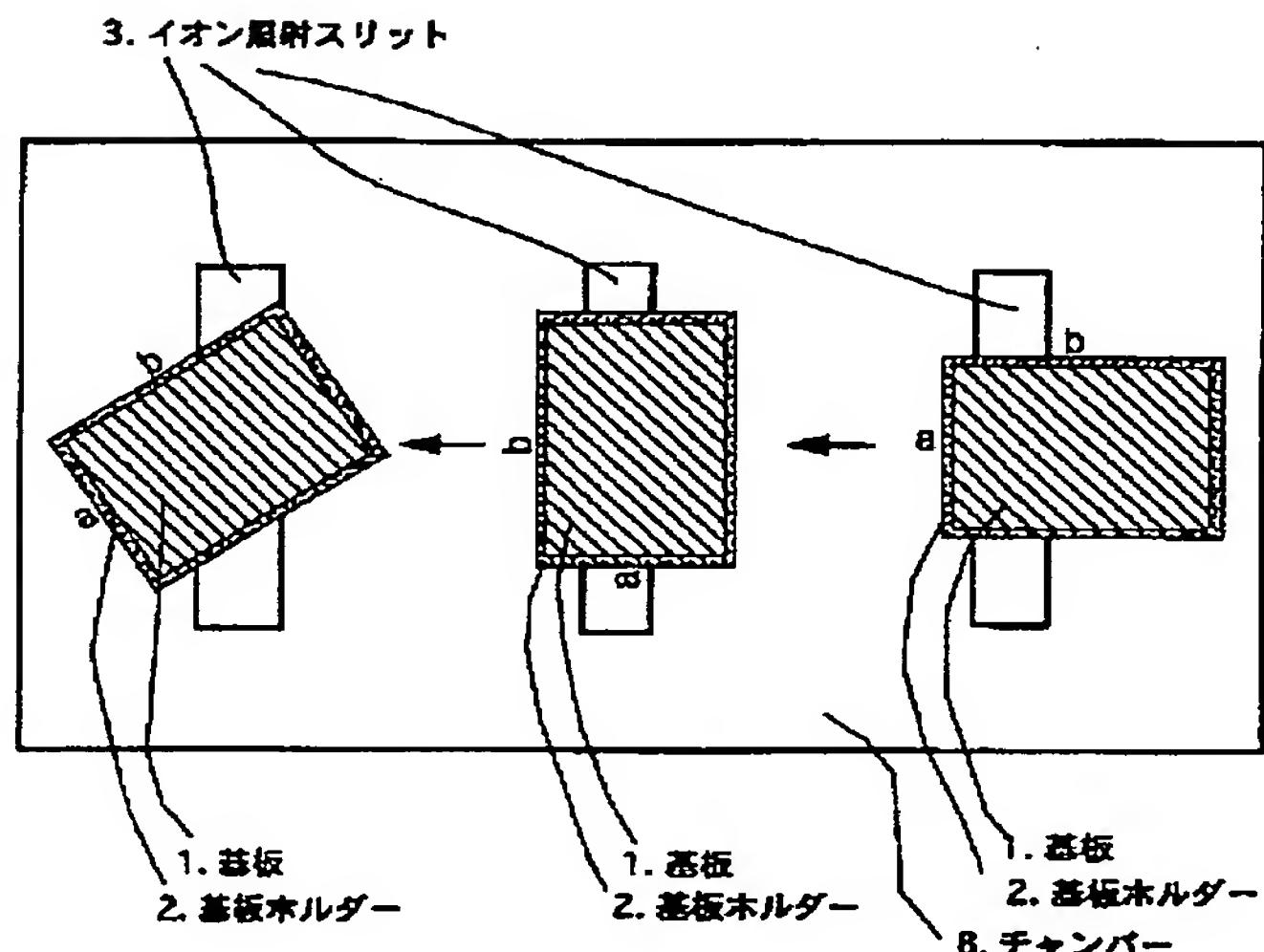
【図3】

【図3】

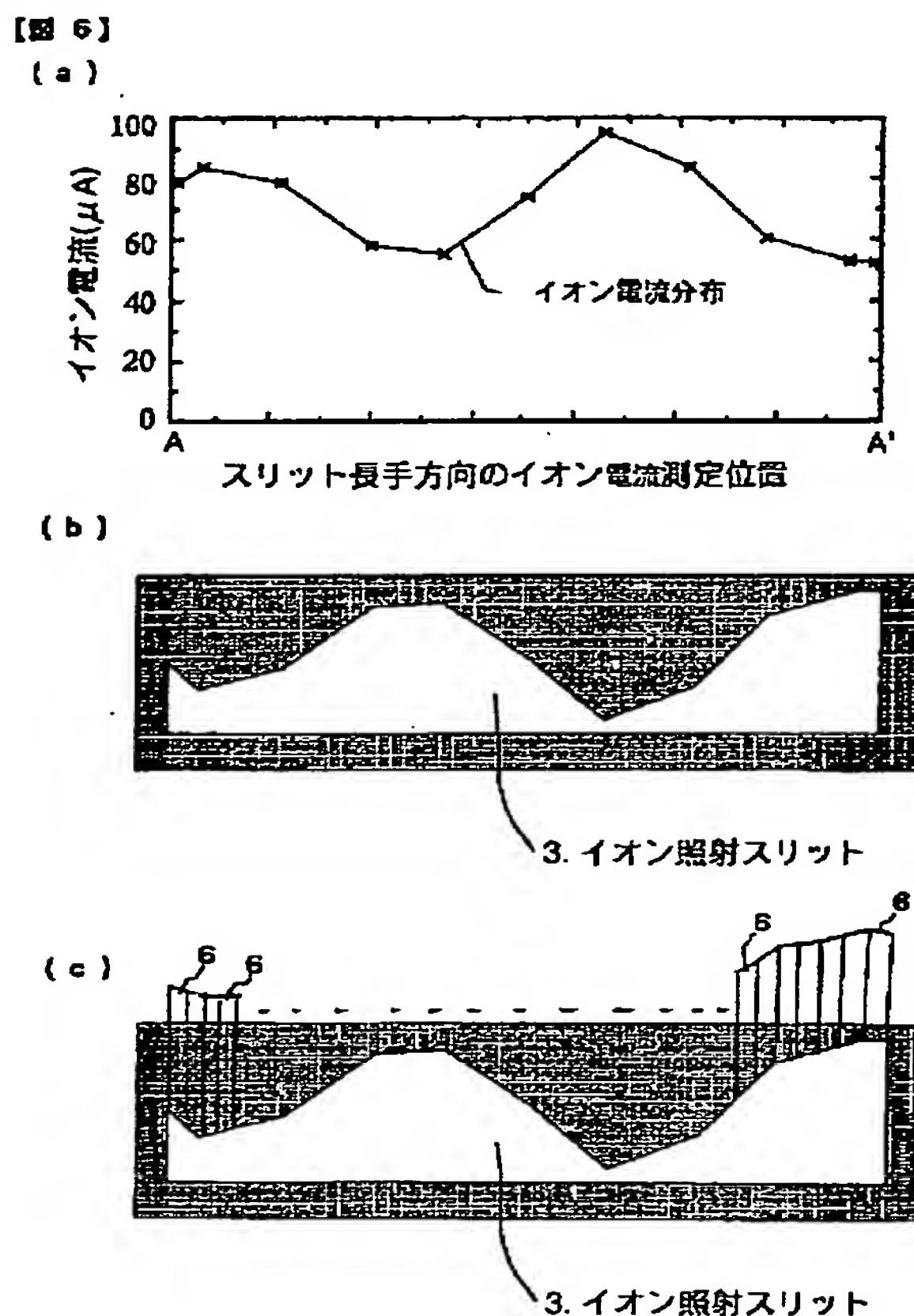


【図5】

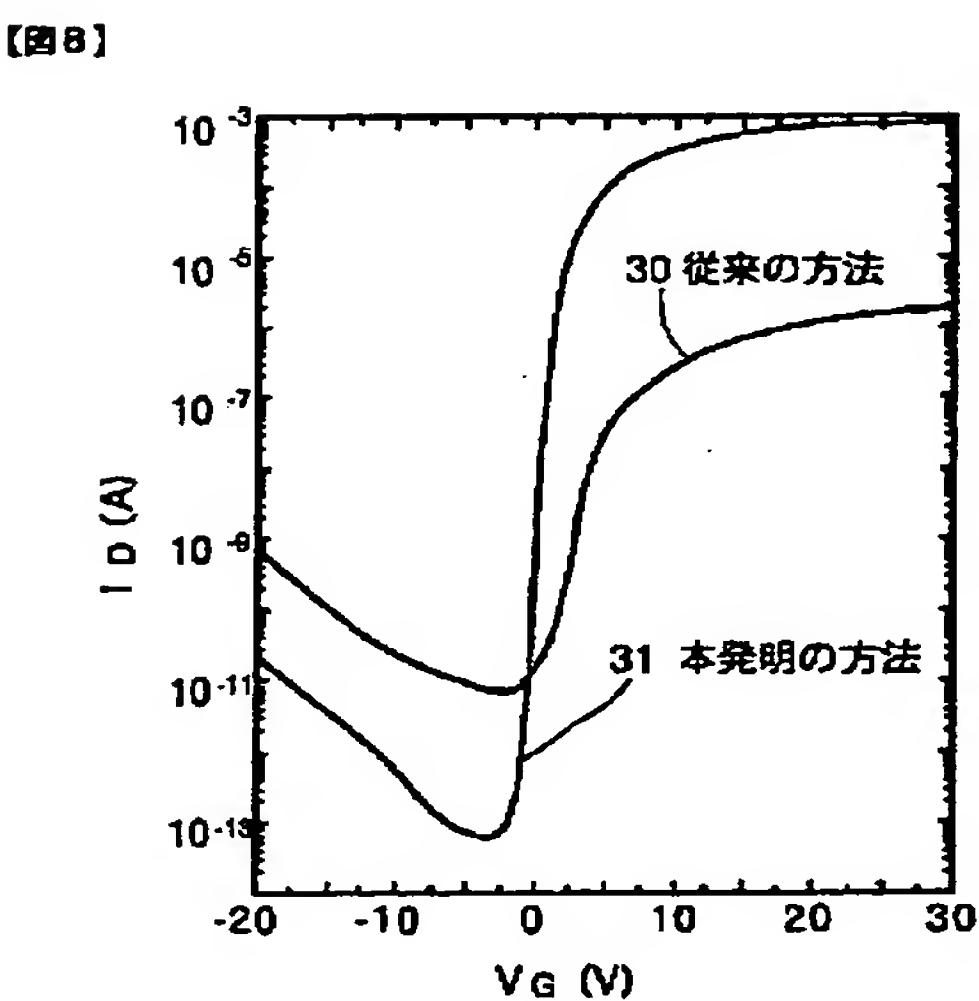
【図5】



【図6】



【図8】



フロントページの続き

(72) 発明者 生田 黙
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72) 発明者 峯村 哲郎
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72) 発明者 長江 慶治
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内